



Bulletin d'Informations du GDR SOC²

du 29 avril 2022



<http://www.gdr-soc.cnrs.fr>



- 1 *Offre de Thèse chez Orange - Caen*
- 2 *Offres de Thèse et Post-Doc -Université de Lille*
- 3 *Poste d'Ingénieur - GeePs/CentraleSupélec - Paris-Saclay*
- 4 *Poste d'ATER à Polytech Montpellier*
- 5 *Postes d'ATER à l'INSEIRB-MATMECA - Bordeaux INP*
- 6 *Summer School - Lorient - June 2022*

1

Offre de Thèse chez Orange - Caen

Sujet : Modèles de sécurité pour systèmes embarqués multi-parties-F/H

Lieu et dates : Caen à compter de Septembre/Octobre 2022

Contexte global du sujet

Dans le monde telecom s'amorce une transition où la SIM, élément distinct du téléphone devient un élément intégré au téléphone. De ce fait, l'opérateur n'émet plus les cartes sur lesquelles son profil est chargé mais il reste en première ligne des obligations légales comme la sécurité des moyens d'authentification au réseau ou la confidentialité des échanges par exemple. Le modèle de sécurité de la carte SIM ou des systèmes embarqués contraints multi-parties se base aujourd'hui exclusivement sur la conception sécurisée et la certification qui qualifient la sécurité du composant avant sa mise sur le terrain alors que des changements peuvent survenir sur le matériel du fait d'acteurs qui n'ont pas de lien de responsabilité vis-à-vis de l'opérateur. L'opérateur souhaite disposer d'informations concernant l'état de la plateforme matérielle et logicielle sur lesquelles il héberge ses applications afin de réagir ou moduler ses services.

La problématique exposée ici peut être généralisée à tous les fournisseurs de services déployant leurs services sur des systèmes embarqués multi-parties. C'est par exemple le cas avec le développement d'un Continuum Cloud-IoT qui se traduit par une volonté d'exécuter du code personnalisable sur des équipements contraints et potentiellement multi-parties. Dans ce contexte, l'opérateur pourra gérer, pour le compte de clients, des services sur un continuum Cloud/IoT. Il est donc nécessaire de développer de nouveaux modèles de sécurité, basés sur les enseignements acquis dans le Cloud, permettant aux clients de surveiller l'état des systèmes embarqués, sur lesquels ses propres services pourraient être exécutés (avant et après le déploiement de ceux-ci).

Bien que l'opérateur n'ait pas le même rôle dans ces deux exemples, ceux-ci montrent le besoin de nouveaux modèles de sécurité centrés sur l'utilisateur et basés sur la surveillance d'un système embarqué contraint.

Objectif de la thèse

L'objectif de la thèse est de définir un nouveau modèle de sécurité adapté à des systèmes embarqués multi-parties (par exemple des SIM embarqués ou des containers sur un SoC) et permettant à chaque partie impliquée d'observer l'état du système embarqué.

Verrous

Le premier verrou consiste à déterminer quelles mesures et métriques utiliser pour qualifier un statut de la plateforme matérielle et logicielle et à qualifier le niveau de confiance dans ces mesures. Le second verrou consiste à définir un modèle de sécurité permettant de modular les services à déployer ou de les compléter par des mécanismes de sécurité externes. Le troisième verrou consiste à évaluer l'efficacité énergétique, sécuritaire et qualitative de ces mécanismes.

Détails sur : <https://orange.jobs/jobs/offer.do?joid=112023&lang=FR>

2

Offres de Thèse et Post-Doc - Université de Lille

Open France-Canada joint Ph.D. position at University of Lille and York University

Topic: Mixed-signal ultra-low-energy embedded artificial intelligence circuits for biomedical sensors

Duration: 48 months

Project Summary :

In the context of long-term monitoring for the prevention of cardiovascular diseases, the objective of this thesis is to develop AI (artificial intelligence) circuits and systems which consume very little energy and which make it possible to detect characteristics or anomalies on biomedical signals such as ECG (electrocardiogram). Emphasis is placed on the miniaturization of these devices by designing specific integrated circuits with a silicon area of a few mm², and on ultra-low energy consumption, so that embedded devices (wearables, patches, etc.) can operate for more than 10 years on battery or be compatible with energy harvesting devices. The research is based on two major concepts: event-driven signal processing and artificial intelligence embedded into the memory using mixed-signal circuits. The expected results are the design of CMOS integrated circuit prototypes and the demonstration of a highly integrated cardiac arrhythmia detection system.

This fully-funded thesis subject will be jointly supervised by Pr. Yong Lian (York University, Ontario, Canada) and Ass. Pr. Antoine Frappé (University of Lille, France). The work will be conducted both in the Integrated Circuit Design Research Group at IEMN - JUNIA in Lille, France, and in the Electrical Engineering and Computer Science Department at York University, Canada. Initial planning includes 1.5 years in Canada, 1.5 years in France, and 1 year in Canada, leading to a 4-year project with a final award of a double doctorate diploma (co-tutelle).

The two research teams have built competencies in low-power design for energy-efficient and integrated machine learning in advanced CMOS technologies for several years. Both teams also conduct state-of-the-art national and international projects in the field of hardware machine learning for near-sensor computing.

Potential candidates are expected to:

- Have earned a Master's degree in the field of microelectronics, or equivalent;
- Have expertise with analog and mixed-signal design tools (knowledge of Cadence is recommended). Experience with custom IC design is preferred.
- Be proficient in English (oral and written); knowledge of French is a plus.
- Be able to work in a team, be autonomous and take initiatives beyond the project;

For more information and references, please contact Antoine Frappé or Yong Lian:

antoine.frappe@univ-lille.fr / peterlian@eecs.yorku.ca

Open Postdoctoral or Research engineer position in Mixed-signal circuits for Machine Learning

Duration: 12 months

We are looking for a post-doc or research engineer in mixed-signal IC design for a project on in-memory computing and hardware machine learning. The position is based in our research group in Lille, France. Experience with Cadence and recent CMOS technologies is mandatory.

<https://neospheres.csod.com/ux/ats/careersite/95/home/requisition/4978?c=neospheres&k6dfqsp0&m=-5&u=-196>

Please contact us directly for more information:

antoine.frappe@junia.com / benoit.larras@junia.com

3

Poste d'Ingénieur - Geeps/CentraleSupélec - Paris-Saclay

Le GeePs/CentraleSupélec recherche un Ingénieur Système CAO

Description : Ingénieur ayant une bonne connaissance des technologies d'administration système et réseau (Linux), et/ou la connaissance des outils, et méthodes de CAO (Cadence) en microélectronique. Des activités sont prévues avec le Département d'enseignement de CentraleSupélec et le laboratoire GeePs.

Détails de l'offre : https://mcusercontent.com/96da5e98f01c48e287a35b1b1/files/36b075f6-5563-2ff7-970d-7ab25c25ada3/Annonce_externe_Inge_nieur_Systeme_CAO_UPSaclay.pdf

4

Poste d'ATER à Polytech Montpellier

Poste Attaché Temporaire d'Enseignement à Polytech Montpellier (Université de Montpellier) en Génie Electrique (mots clefs Electronique analogique et numérique, Electronique pour les communications, Automatique des systèmes

linéaires).

Fiche de poste : https://mcusercontent.com/96da5e98f01c48e287a35b1b1/files/117f5626-4e81-aecb-9c4b-722c412a4a63/Fiche_de_poste_Polytech_Genie_electrique.pdf

ATE Génie Electrique : <https://campec.umontpellier.fr/public.php/offre-740>

5

Postes d'ATER à l'ENSEIRB-MATMECA - Bordeaux INP

8 postes d'ATER sont ouverts à l'ENSEIRB-MATMECA (Bordeaux INP).

Détails sur : <https://www.bordeaux-inp.fr/fr/ater>

6

Summer School - Lorient - June 2022

Summer School - Embedded Signal Processing and Machine Learning for Edge Intelligence

Lorient, 13-16 June 2022

Applications of artificial intelligence (AI), such as those driven by deep learning, are having great impact on numerous sectors of societal importance, such as healthcare, transportation, agriculture, and computer security. An important trend in deployment of AI applications and systems is the migration of signal and information processing functionality closer to the point at which the data is generated or captured — that is, migration toward the network edge as opposed to performing all of the computation on centralized cloud servers. Edge processing offers various potential advantages, including the potential to greatly reduce delays associated with network communication, enhance privacy, and improve reliability and predictability in scenarios where network performance exhibits significant variation.

This summer school will cover key concepts and methods in design and implementation of edge processing systems for AI applications. The summer school will involve lectures and hands-on laboratory sessions on topics that include parallel programming for embedded multiprocessor systems-on-chip (MPSoCs); technology, architecture and organization of memories used at the edge; hardware accelerators for edge processing; real-time scheduling analysis; hardware-friendly reinforcement learning; and Markov decision processes for power/performance optimization.

The summer school will include a keynote lecture by Prof. Marilyn Wolf, Elmer E. Koch Professor of Engineering and Director of the School of Computing at the University of Nebraska-Lincoln.

The summer school is targeted primarily to Ph.D. students and early-stage post-doctoral researchers. Participants will have opportunities to present their research, including both work-in-progress or published research, in poster sessions at the event.

The lectures and labs can be in English. Non French speakers are welcome.

Program

- Keynote lecture by Prof. Marilyn Wolf: "**Co-Design for Edge Intelligence**"
- Hardware Friendly Reinforcement Learning with Tangled Program Graphs (including hands-on lab)
- Parallel Programming for Embedded MPSoCs (including hands-on lab)
- On-chip memories at the edge: the edge of memory
- Design Space Exploration for machine learning hardware accelerators (lectures)
- Real-time scheduling analysis of SDF graphs: an example with Cheddar (including hands-on lab)
- Markov Decision Processes for Power/Performance Optimization (with embedded pen/paper exercises)

Registration

If you are interested in registering for the summer school, please contact [Jean-François NEZAN](#). Space is limited to 20 students so it is suggested that interested students get in contact soon. There is no registration fee and moreover, accommodation during the period June 13-16 is covered by the summer school. To facilitate travel to and from the event, the first and last day are planned as half-days, while the middle day is a full-day.

Venue

Université de Bretagne-Sud, UFR Sciences & Sciences de l'Ingénieur, Lorient

<https://www.univ-ubs.fr/fr/campus-de-lorient.html>

Accommodation : <https://www.smart-appart.fr/fr/hotels/lorient-smartappart-lorient>

Organization Committee

Kevin Martin, UBS/Lab-STICC

Shuvra S. Bhattacharyya, UMD

The summer school is organized by UBS/Lab-STICC-ARCAD, INSA/IETR-VAADER, INRIA-TARAN, INRIA-TEA and LabSTICC-SHAKER, and is sponsored in part by the CominLabs International Chair on Adaptive Machine Learning at the Network Edge.

<https://project.inria.fr/chairaml/summer-school-on-embedded-signal-processing-and-machine-learning-for-edge-intelligence/>